



# Camera Link Protocol Overview

## אלון צ'רני

מסמך זה הורד מהאתר <http://www.underwar.co.il>.  
מחבר המסמך איננו אחראי לכל נזק, ישיר או עקיף, שיגרם עקב השימוש במידע המופיע במסמך, וכן לנכונות התוכן של הנושאים המופיעים במסמך. עם זאת, המחבר עשה את מירב המאמצים כדי לספק את המידע המדויק והמלא ביותר.

הודעה: אני מקווה כי לא נפלו טעויות במהלך הבנת הפרוטוקול, ובכל מקרה התקן הוא המחייב. (צ'רני אלון)  
המטרה של מסמך זה הינה לתאר את פרוטוקול התקשורת Camera Link בצורה ברורה ומובנת ככל שניתן וזאת בניגוד לתקן עצמו שכתוב ב"שפה משפטית" ומטרתו להיות מדויק גם על חשבון הבהירות.

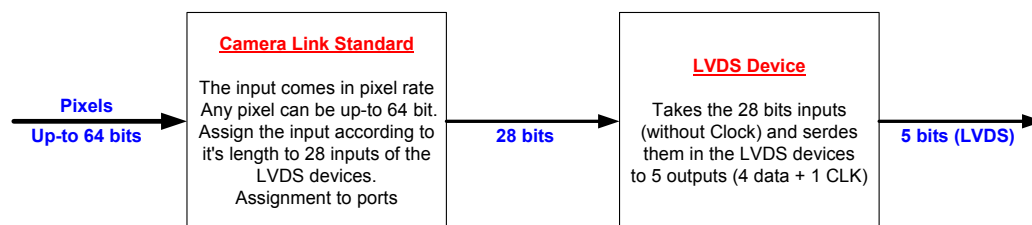
# CAMERA LINK - PROTOCOL

## **תוכן העניינים :**

3	.....	רקע כללי
4	.....	LVDS - פועלים רכיבי ה- כיצד
5	.....	Channel Link עבור הסיגנלים הגדרות
6	.....	הגדלים השונים בתקן
6	.....	תצורות עבודה
10	.....	Channel Link - הלב של תקן ה- LVDS - סידור הכניסות לרכיב ה-
11	.....	זמנים ותדרים

## רקע כללי

- הוצג לראשונה ע"י חברת PULNiX כ- Channel Link בשנת 1998.
- קבוצה של 13 חברות פתחה את התקן במהלך 1999.
- באוקטובר 2000 התקן "יצא לאוויר העולם".
- כיום חברות כ- 43 חברות בוועדה אשר תפקידה לשפר ולעדכן את התקן.
- התקן נועד לאפשר תקשורת טורית בין מצלמות ובין Frame Grabbers.
- התקן משתמש להעברת המידע באופן פיזי בתקן תקשורת LVDS. (אושר בשנת 1996)
- כלומר, התקן של Camera Link הינו תקן מעטפת המשתמש בפועל בתקן LVDS.
- תקן LVDS "שקוף" מבחינת תקן Camera Link.



- סיכום : התקן מורכב משלושה שלבים.  
כל פיקסל מורכב ממספר ביטים. (מכסימום 64 ביט)
- שלב 1 - החלק של ה- Camera Link  
סידור הפיקסל שמגיע כך שיתאים לכניסת רכיב ה- LVDS בעל 28 כניסות.  
הגודל של כל פיקסל (מבחינת מספר הביטים) משפיע על ההחלטה כמה רכיבי LVDS יש לקחת. (לכל רכיב LVDS יש 28 כניסות)
- שלב 2 - החלק של רכיבי ה- LVDS. (לא חלק מהתקן של ה- Camera Link)  
סידור הכניסות של רכיב ה- LVDS ל- 5 יציאות. (סרדוס)
- שלב 3 - חלק של ה- Camera Link  
את יציאת רכיב ה- LVDS מוציאים לקונקטור המאפשר יציאת של 11 זוגות.  
דהיינו, 11 יציאות של LVDS. התקן מגדיר כי לקונקטור יש 26 יציאות.  
(22 יציאות דיפרנציאליות + 4 יציאות המחוברות לאדמה)

## כיצד פועלים רכיבי ה-LVDS

- Channel Link מורכב מזוגות של Driver ו-Receiver המחוברים ביניהם ב-LVDS.
- רכיב ה-LVDS מקבל בכניסה 28 כניסות של מידע + כניסה של שעון.
- רכיב ה-LVDS מסרדס את המידע לפי 7:1, כלומר כל 7 כניסות מידע משודרים באופן סדרתי.
- בסה"כ יש 4 קווי מידע + קו שעון.
- המקלט ממיר את 4 קווי המידע (הסדרתי) חזרה ל-28 קווי מידע (מקבילי).

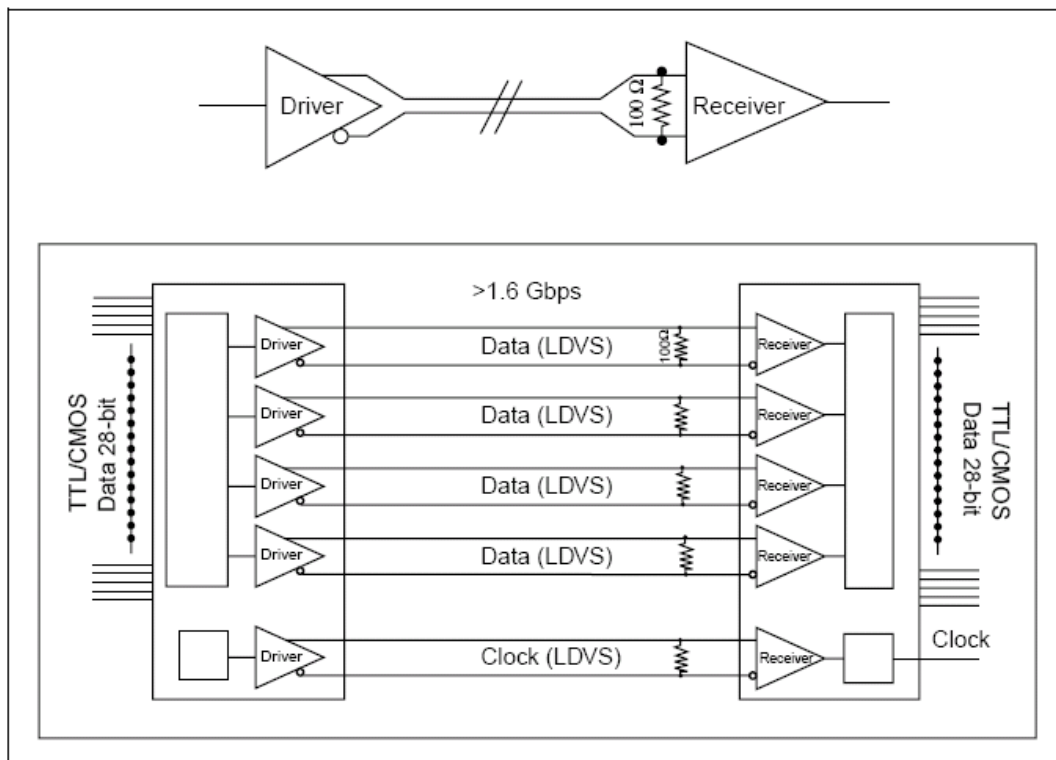
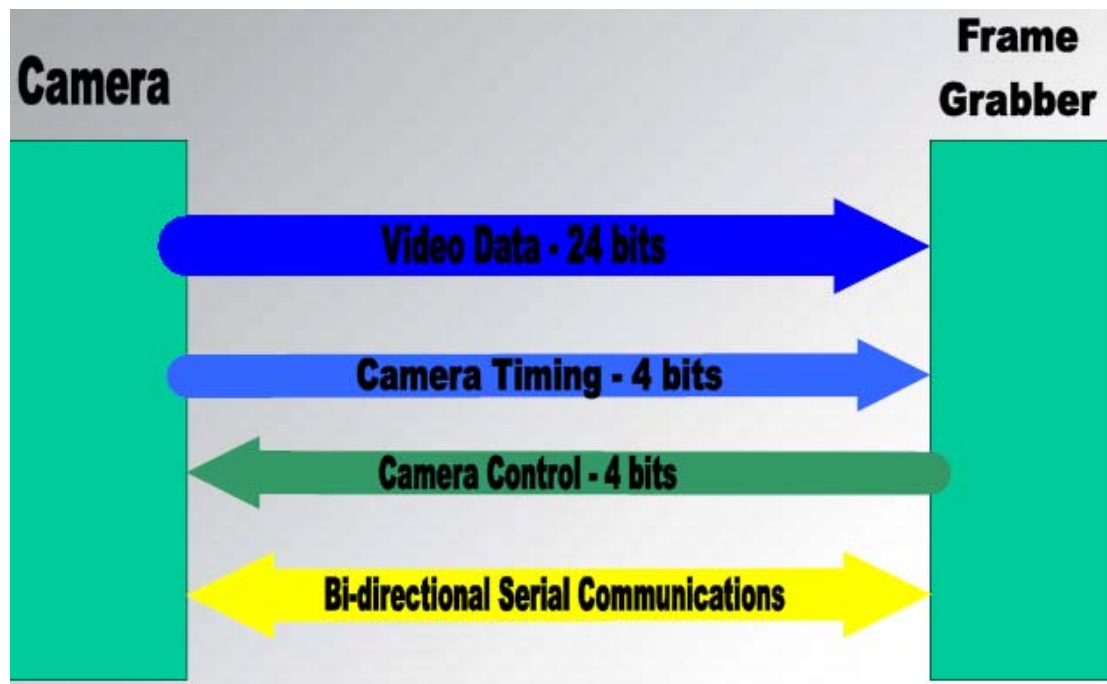


Figure 1-1. Channel Link Operation

## הגדרות הסיגנלים עבור Channel Link



○ קיימים 4 סיגנלי חיווי של המידע. (Timing)

1. **FVAL** - Frame Valid, Active High.
2. **LVAL** - Line Valid, Active High.
3. **DVAL** - Data Valid, Active High.
4. Spare

כל ארבעת סיגנלי חיווי המידע צריכים להינתן ע"י המצלמה לכל Channel Link. סיביות מידע לא מנוצל צריכות להיקבע לערך ידוע ע"י המצלמה. ('0' או '1')

○ קיימים 4 סיגנלי בקרה של המצלמה. (קווי LVDS מה- Frame Grabber למצלמה)

1. Camera Control 1 (**CC1**)
2. Camera Control 2 (**CC2**)
3. Camera Control 3 (**CC3**)
4. Camera Control 4 (**CC4**)

○ קיימים 2 סיגנלי תקשורת א-סינכרונית (קווי LVDS)

**SerTFG** - Serial communication To Frame Grabber.

**SerTC** - Serial communication To Camera.

התקשורת כוללת : ביט אחד ל-'התחלה' וביט אחד ל-'סיום' בלבד. (אין Parity ואין Handshake)  
 התקשורת צריכה לתמוך עד 9600 Baud. (קצב השידור של המידע + התקורה ביחידות של bps)  
 הערה - מומלץ כי ה- Frame Grabber יבוא בליווי תוכנה המאפשרת ממשק לתקשורת הא-סינכרונית.  
**API - Application Programming Interface**

### מתח

המתח לא יסופק דרך חיבור ה- Camera Link אלא דרך כבל נפרד.

## הגדלים השונים בתקן

ראשית נגדיר יציאה (PORT) כמילה בעלת 8 ביט. כאשר ביט 0 הוא ה- LSB וביט 7 הוא ה- MSB.  
 בתקן מלא של Camera Link יש 8 יציאות (PORTS) : A,B,C,D,E,F,G,H

### סיכום הגדלים השונים :

גודל פיקסל - עד 64 ביט.

גודל יציאה (PORT) - 8 ביט. (יציאה מהמצלמה)

גודל רכיב LVDS - 28 ביט בכניסה , 5 ביט ביציאה. (SERDES)

גודל הקונקטור - 11 ביט. (מוגדר בתקן)

## תצורות עבודה

רכיב LVDS מוגבל ל- 28bit, יתכן כי נזדקק להשתמש ביותר מכך להעברת מידע.

ולכן, ישנן 3 תצורות עבודה אפשריות :

**Base** - רכיב אחד + כבל אחד.

**Medium** - שני רכיבים + שני חיבורים.

**Full** - שלושה רכיבים + שלושה חיבורים.

Table 3-1. Port Assignments According to Configuration

Configuration	Ports Supported	Number of Chips	Number of Connectors
Base	A, B, C	1	1
Medium	A, B, C, D, E, F	2	2
Full	A, B, C, D, E, F, G, H	3	2

הסבר הטבלה לעיל :

הערה : יש לזכור כי 6 כניסות לקונקטור תפוסים ע"י סגנלי הבקרה והתקשורת, עבור כל תצורה.

- עבור גודל פיקסל עד 24 ביט, אנו בתצורת עבודה Base, נזדקק ל- 3 יציאות (PORT) כי כל יציאה הינה 8 ביט. מכיוון שרכיב LVDS יכול לקבל עד 28 ביט יספיק לנו רכיב LVDS אחד. כמו-כן רכיב ה- LVDS מסרדס את המידע ל- 5 ביט כך שיספיק לנו גם קונקטור אחד לו 11 כניסות מידע, גם בתוספת סגנלי הבקרה והתקשורת.
- עובר גודל פיקסל בין 24 ביט ל- 48 ביט, אנו בתצורת עבודה Medium, נזדקק ל- 6 יציאות (PORT) כי כל יציאה הינה 8 ביט. מכיוון שרכיב LVDS יכול לקבל עד 28 ביט יספיק לנו שני רכיבי LVDS. כמו-כן רכיב ה- LVDS מסרדס את המידע ל- 5 ביט כך שיספיקו לנו גם שני קונקטורים. שיקבלו 10 כניסות של מידע + 6 כניסות של בקרה ותקשורת.
- עובר גודל פיקסל בין 48 ביט ל- 64 ביט, אנו בתצורת עבודה Full, נזדקק ל- 8 יציאות (PORT) כי כל יציאה הינה 8 ביט. מכיוון שרכיב LVDS יכול לקבל עד 28 ביט יספיק לנו שלושה רכיבי LVDS. כמו-כן רכיב ה- LVDS מסרדס את המידע ל- 5 ביט כך שיספיקו לנו גם שני קונקטורים. שיקבלו 15 כניסות של מידע + 6 כניסות של בקרה ותקשורת.

באיור להלן מוצגים תצורות המידע השונות, והאופן שהמצלמה מכניסה פיקסלים בגדלים שונים ליציאות.

(באיור יש התייחסות לשני גדלי פיקסל 8 ביט ו- 12 ביט)

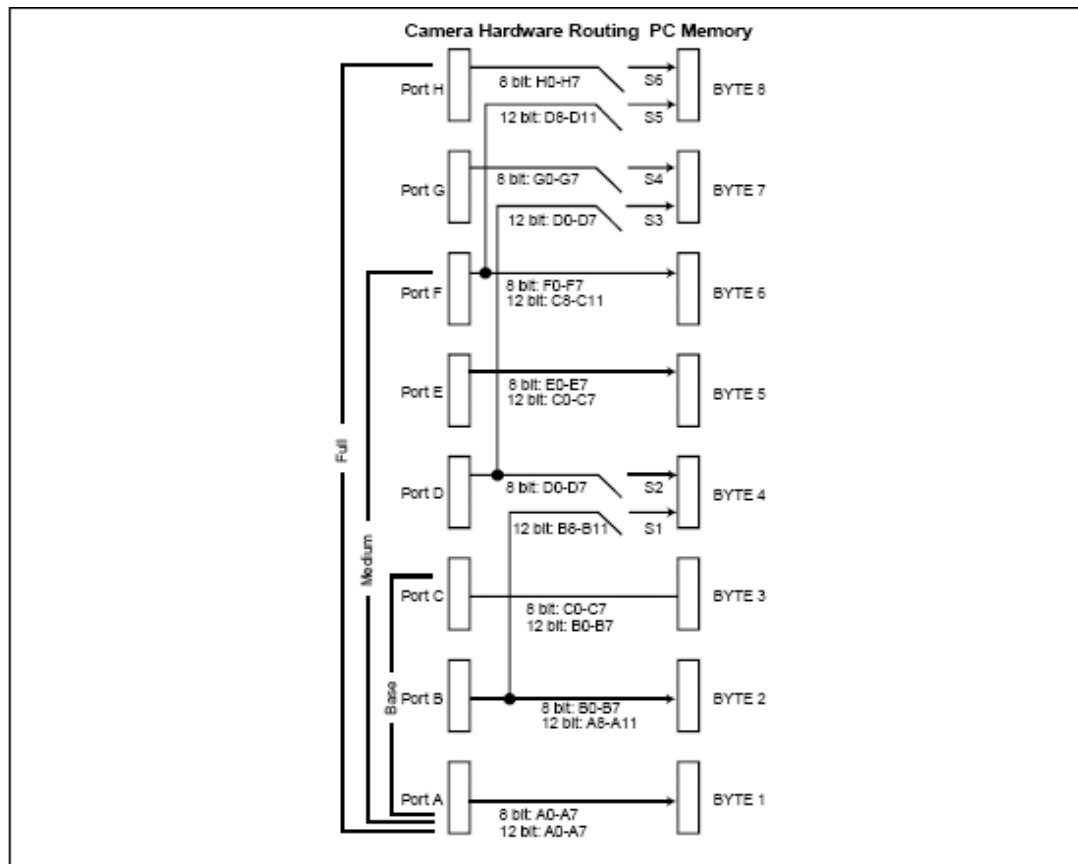


Figure 3-1. Data Routing for Base, Medium, and Full Configurations

הסבר האיור להלן:

חצי האיור הימני - Frame Grabber

חצי האיור השמאלי - מצלמה.

חצי האיור התחתון - קונקטור מספר 1

חצי האיור העליון - קונקטור מספר 2

כל קונקטור מורכב מ- 11 ביט מידע + 2 ביט לאדמה. (סה"כ 26 ביט שהם 13 ביט דיפרנציאלי)

באיור רואים רק את הביטים הנצרכים (המידע) ולא את החיבור לאדמה.

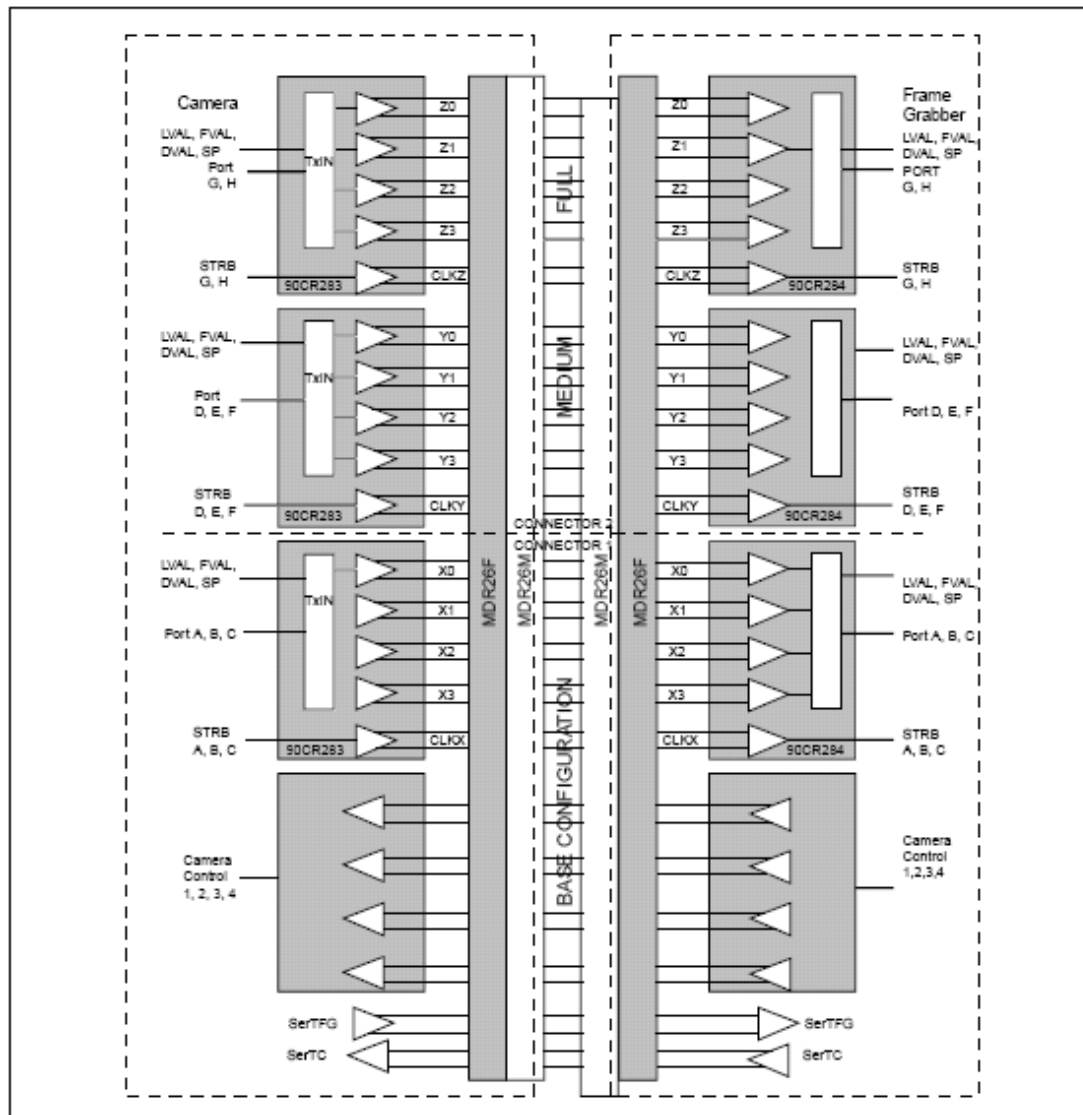


Figure 3-2. Block Diagram of Base, Medium, and Full Configuration

## סידור הכניסות לרכיב ה-LVDS - הלב של תקן ה-Channel Link

Table 4-1. Camera Link Bit Assignment

Tx Input Signal Name	28-bit Solution Pin Name
Strobe	TxCk Out/TxCk In
LVAL	TX/RX 24
FVAL	TX/RX 25
DVAL	TX/RX 26
Spare	TX/RX 23
Port A0, Port D0, Port G0	TX/RX 0
Port A1, Port D1, Port G1	TX/RX 1
Port A2, Port D2, Port G2	TX/RX 2
Port A3, Port D3, Port G3	TX/RX 3
Port A4, Port D4, Port G4	TX/RX 4
Port A5, Port D5, Port G5	TX/RX 6
Port A6, Port D6, Port G6	TX/RX 27
Port A7, Port D7, Port G7	TX/RX 5
Port B0, Port E0, Port H0	TX/RX 7
Port B1, Port E1, Port H1	TX/RX 8
Port B2, Port E2, Port H2	TX/RX 9

Tx Input Signal Name	28-bit Solution Pin Name
Port B3, Port E3, Port H3	TX/RX 12
Port B4, Port E4, Port H4	TX/RX 13
Port B5, Port E5, Port H5	TX/RX 14
Port B6, Port E6, Port H6	TX/RX 10
Port B7, Port E7, Port H7	TX/RX 11
Port C0, Port F0	TX/RX 15
Port C1, Port F1	TX/RX 18
Port C2, Port F2	TX/RX 19
Port C3, Port F3	TX/RX 20
Port C4, Port F4	TX/RX 21
Port C5, Port F5	TX/RX 22
Port C6, Port F6	TX/RX 16
Port C7, Port F7	TX/RX 17

## זמנים ותדרים

קצב העברת המידע בפרוטוקול זה תלוי ברכיבי ה-LVDS. רכיב ה-LVDS יכול לעבוד עם שיעור בתדר בין 20 MHz ל-85 MHz. כל מחזור שיעון, כל 28 הכניסות של רכיב ה-LVDS מועברות. כלומר, במחזור שיעון אחד, 28 ביט מסורדסים ל-5 ביט משודרים מהמשדר למקלט שהופך את המידע חזרה ל-28 ביט מידע מקבילי.

נחשב את תדר העברת המידע המכסימלי.

$$85\text{MHz} \cdot 28[\text{bits}] = 2.38[\text{Gbit} / \text{sec}] = 297.5[\text{MBytes} / \text{sec}]$$