



DVI - Digital Visual Interface

אלון צ'רני

מסמך זה הורד מהאתר <http://www.underwar.co.il>.
מחבר המסמך איננו אחראי לכל נזק, ישיר או עקיף, שיגרם עקב השימוש במידע המופיע במסמך, וכן לנכונות התוכן של הנושאים המופיעים במסמך. עם זאת, המחבר עשה את מירב המאמצים כדי לספק את המידע המדויק והמלא ביותר.

DVI

1. רקע

DVI = Digital Visual Interface

בשורה אחת - DVI הינו תקן לקשר דיגיטלי סדרתי בין מחשב (כרטיס גרפי) למסך (דיגיטלי).
 הצורך בתקן DVI - המרה כפולה. (ירידה באיכות בכל המרה)
 הפתרון של חברת DDWG - מי בקבוצה: Intel, Compaq, HP, NEC, Fujitsu
 אילו פתרונות אחרים הוצעו - P&D ו-DFP. (S.I. page-4)
 מי מחליט על הסטנדרט - VESA
 מה מקובל היום - DVI-HDCP העברת מידע דיגיטלי מוגן. (פותח ע"י INTEL)

HDCP = High-bandwidth Digital Content Protection

מה מחר - ממשק כולל HDMI תואם לאחור ל-DVI.

HDMI = High-Definition Multimedia Interface

2. חישוב התדר העבודה

חישוב התדר כולל חישוב של Factor, שאנו מתייחסים אליו בכלליות כאל Blanking.
 החישוב הינו אומדן התדר המשוכלל הרצוי עבור רזולוציה נתונה.

$$\left[\#HorizontalPixels \cdot \#VerticalPixels \cdot refresh_rate \cdot \underbrace{\left(1 + \frac{\%Overhead}{100} \right)}_{Factor} \right] \approx Pixels/Second$$

$$Overhead = \frac{Blanking}{1 - Blanking}$$

$$\text{If } blanking = 0.25 \Rightarrow Overhead = 0.33 \Rightarrow Factor \approx 1.33$$

$$(IN RS - 170 \quad Total\ Line\ Time = 64ns \quad Blanking\ Time \approx 12ns \Rightarrow Blanking \approx 0.19)$$

3. מבנה ה-DVI

מורכב מ-4 רכיבים: משדר ומקלט TMDS, מחברי DVI וקבל DVI. (S.I. page-8)
 המשדר והמקלט יכולים להיות חלק מן הכרטיס הגרפי או כרכיב עצמאי.
 מחבר ה-DVI כולל מתח של 5 וולט מהמחשב. (לא צריך ספק לבדיקת הכרטיס)

4. סוגי ה-DVI

ישנם 3 סוגי DVI: DVI-A - תומך בהעברת מידע אנלוגי בלבד. (כמעט ולא קיים)
 DVI-D - תומך בהעברת מידע דיגיטלי בלבד.
 DVI-I - תומך בהעברת מידע אנלוגי ודיגיטלי. (הפופולרי ביותר)
 התקן דן רק בשני הסוגים האחרונים.

5. סוגי ה-DVI ביחס לתדר

ישנם שני סוגים של DVI.

בודד - מכיל זוג של משדר/מקלט התומך בתדר של עד 165 MHz (1600x1200x60Hz)

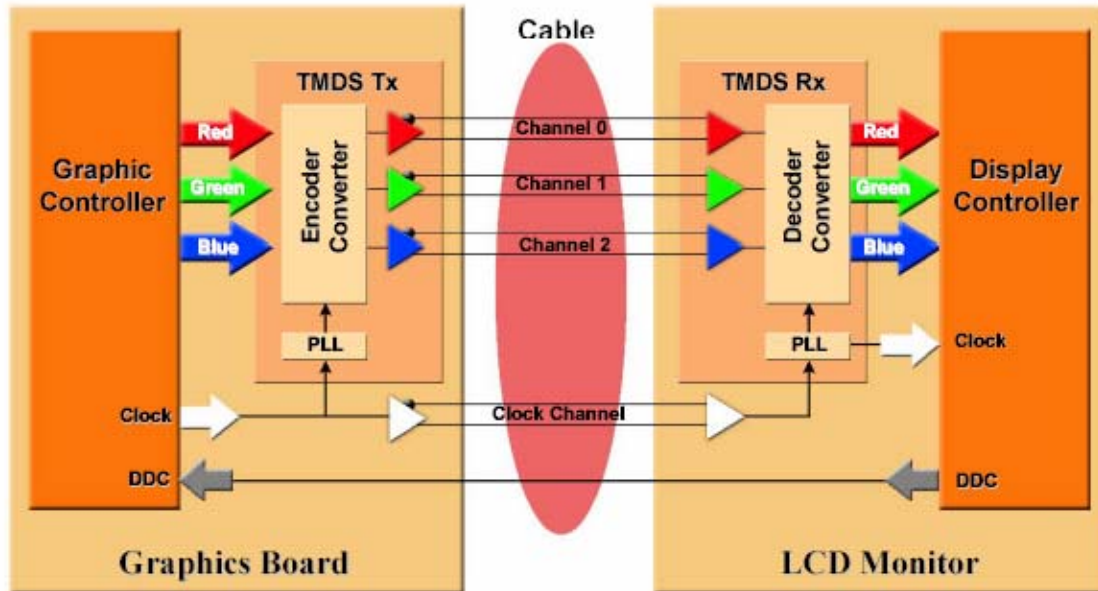
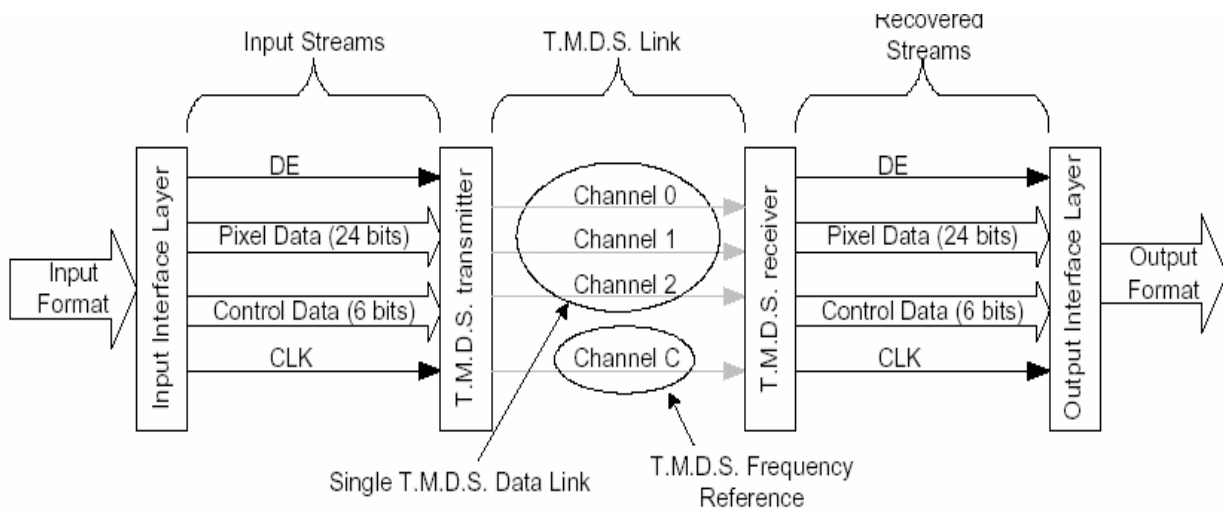


Figure 5: Single-Link DVI



כפול - מכיל שני זוגות של משדר/מקלט והתומך בתדר עד 330 MHz (1600x1200x60Hz x2)

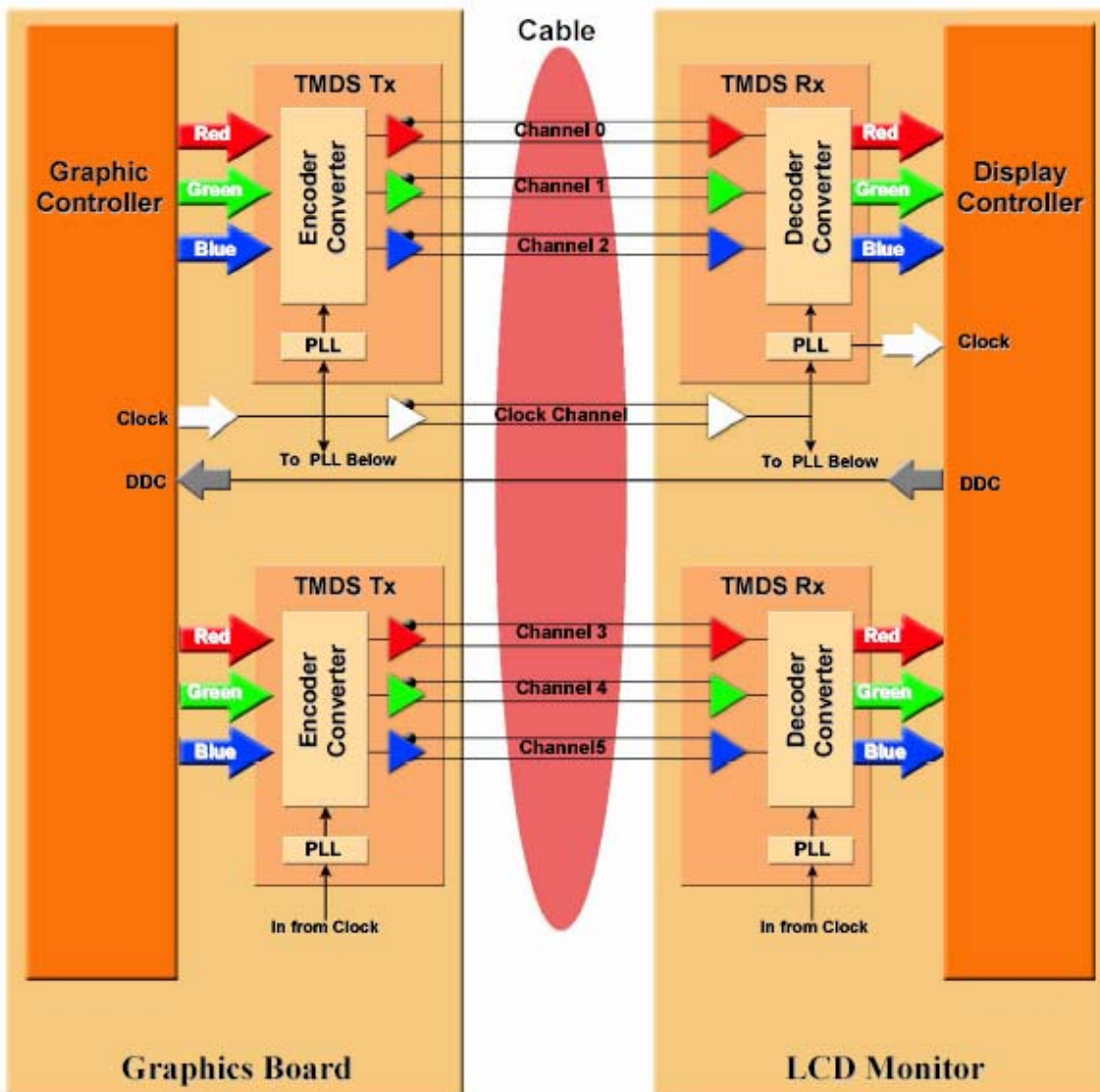
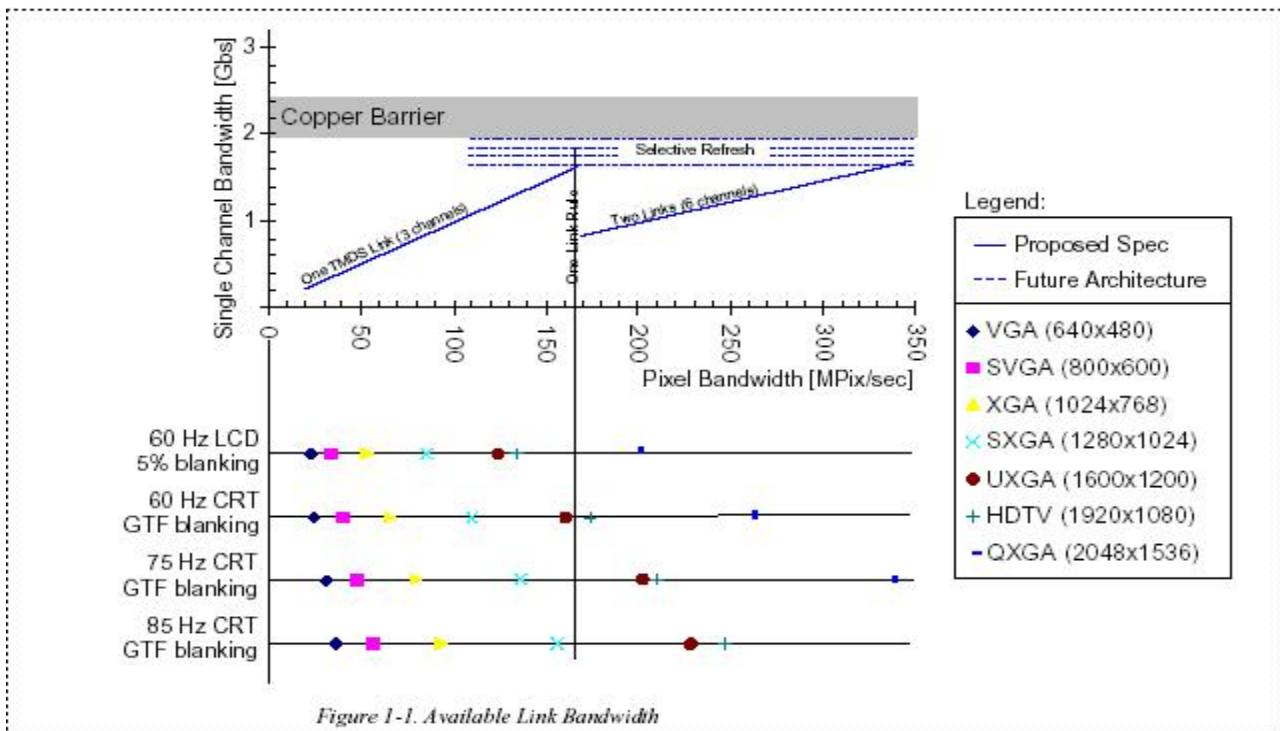


Figure 6: Dual-Link DVI. Although not shown, both transmitter PLLs are linked together, as are the receiver PLLs.

תדר מינימלי - תדר של 640x480@60Hz כלומר, 27.125 MHz. (התדר של RS170)

6. Single or Double

התקן מספק טבלת עזר בבחירת ה- mode הרצוי :



במידה והתדר עולה על 165 MHz, יש להשתמש ב- Double link, כאשר כל link עובד בחצי מהתדר הרצוי. (עם רצוי 200 MHz כל link עובד ב- 100 MHz)

במידה ועובדים ב- single link אז :

בכל מחזור שעון יוצאים 2 פיקסלים מתוך 48 היציאות. (2x24)

בעליית שעון - פיקסל זוגי, בירידת שעון - פיקסל אי-זוגי.

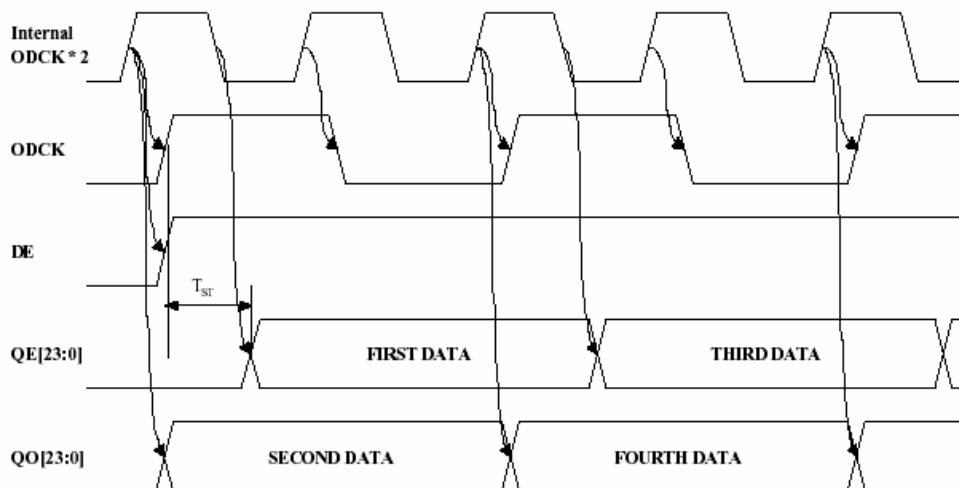


Figure 10. Two Pixels per Clock Staggered Output Timing Diagram

במידה ועובדים ב- double link אז :

link #0 משדר פיקסלים אי-זוגיים.

link #1 משדר פיקסלים זוגיים. (הפיקסל הראשון בשורה נקרא פיקסל מספר 1)

ה- link הראשון יכול להיחשב inactive אם הוא עובד בתדר נמוך מ- 22.5 MHz יותר משניה.

תדר המינימום של ה- link השני הוא 82.5 MHz.

7. סוגי ה- TMDS ביחס לתדר.

ישנם שני סוגים של TMDS.

בודד - מכיל זוג של משדר/מקלט התומך בתדר של עד 225 MHz

כפול - מכיל שני זוגות של משדר/מקלט והתומך בתדר עד 450 MHz

ה- TMDS פועל בתדר יותר גדול מה- DVI כי צריך עוד להפוך את המידע מסדרתי למקבילי.

8. משדר ה- TMDS

כל משדר בנוי משלושה רכיבי Encoder/serializer.

כל רכיב כנ"ל מקבל אחד מה- RGB (8 bit) + 2 סיגנלי בקרה.

המשדר מקבל 32 סיגנלים משכבת הממשק. הסיגנלים מחולקים כדלקמן :

24 bits - מידע ביחס לפיקסל.

6 bits - סיגנלי בקרה. (בפועל צריך רק 2 סיגנלי בקרה : HSync & VSync וכל שאר הסיגנלים

נחשבים כשמורים ע"פ ה- DVI Standard עמוד 26)

DE - מידע מתי מדובר במידע ומתי בבקרה. (פעיל בגבוה)

CLK

סה"כ 32 bits.

המסדר מקבל פיקסל RGB (כל אחד 8 סיביות) באופן מקביל.
המסדר מקודד את הפיקסל ומסדר אותו על 4 ערוצים באופן סדרתי. (4 bits)
3 ערוצים ל-RGB + ערוץ לשעון.
יתרונות הקידוד: יותר חסין לרעש, העברה בטוחה למרחקים גדולים יותר.
המידע משודר בשיטת Differential signaling. (כל ערוץ כפול).

TMDS = TM Differential Signaling

9. בתוך המסדר

המסדר מקודד כל 8 סיביות מידע ל-10 סיביות כדלקמן:
א. המסדר מקבל באופן מקבילי 8 סיביות של אחד הרכיבים של RGB.
ב. המסדר הופך את הסיגנל המקביל לסדרתי. ה-LSB משודר ראשון.
ג. המסדר מביא למינימום את מספר ההחלפות בין '0' ובין '1'.
TMDS = Transition Minimizing DS
ד. המסדר מוסיף סיבית תשיעית עם '1' לציין שהמידע מקודד. (Xor או Xnor, תלוי במספר ה-'1')
ה. המסדר מוסיף סיבית עשירית עם '1' לציין מהפך הקוטביות של הסיביות במילה כדי להימנע מבעיות מטען חשמלי הנובעות מרצף גדול מדי של '0' או '1'. (של שלוש מילים ברצף, למשל)

10. מחבר DVI

במחבר DVI-I מסוג זה יש 29 פינים. להלן חלוקת התפקידים:
18 פינים משמשים כיציאה מה-TMDS
6 פינים משמשים לטובת האותות האנלוגיים.
5 פינים משמשים לטובת Plug & Play
ביציאה מה-TMDS יש 18 פינים. להלן חלוקת התפקידים:
3 פינים עבור RGB. (המידע מה-RGB מגיע בצורה סדרתית) עבור Single mode
עוד 3 פינים עבור RGB. (המידע מה-RGB מגיע בצורה סדרתית) עבור Double mode
סיגנל לשעון.
כל סיגנל מוכפל כי אנו שולחים סיגנלים לפי: Differential signaling.
סה"כ עד כה 14 פינים.
עוד 4 פינים שמוגדרים Shield. (5&0, 3&1, 4&2, clock)
סה"כ 18 פינים עבור החלק הדיגיטלי.

11. מקלט ה-TMDS

מקבל את המידע המקודד והשעון ומפענח את המידע.
מעל תדר של 25 MHz השעון נכנס ל-PLL. (Phase Lock Loop)
מעביר את הפיקסל באופן מקבילי. (כמו שקיבל המסדר).

12. אתחול

כאשר מתבצע אתחול רק ה- primary link (TMDS) מופעל והוא מקבל מידע מהמסך ביחס לפרמטרים השונים. (כגון סוג המסך, גמה וכו') המידע מהמסך עובר דרך EDID. (נספח 1)

13. הבחנה בין מידע לבקרה

המקלט מבחין בין מידע לבקרה לפי מספר החלפות הסימן שמתקבלות. בעבור מידע יש 5 (או פחות) החלפות סימן. עבור בקרה יש 7 (או יותר) החלפות סימן. המשדר דואג לסדר את החלפות הסימן בהתאם.

נספחים

1. המסך מידע את המחשב ביחס לכל מידע רלוונטי, למשל, סוגי הרזולוציה הנתמכים על-ידי המסך לפי שיטת EDID ודרך DDC.

EDID = Extended Display Identification Data

DDC = Display Data Channel

2. הבדל בין CRT ל-LCD.

CRT תומך באופן מובנה בכל רזולוציה נדרשת.

ל-LCD יש רזולוציה המוגדרת "רזולוציה מולדת" כי ה-LCD בנוי כמעריך.

בכדי לעבור לרזולוציה רצויה יש לתאם במיוחד את המעבר בין ה"רזולוציה המולדת" לרצויה.

כל פיקסל במעריך מקבל 3x8 סיביות בעבור RGB.

3. תדר שעון הפיקסל נקבע לפי מספר הפיקסלים ברזולוציה הנתונה מוכפל בתדר הרענון.

יש לקחת בחשבון שני אזורים שאינם בחלק הנראה : Blanking Area , Margin.

כך שהתדר בפועל צריך להיות יותר מהיר. (כי חלק "מתבזבז" על החלק שלא נראה)

4. ניתן להגדיל את הרזולוציה מעל 165 MHz (Single link) ע"י אחת משני דרכים :

א. הפחתת ה- Blanking Area

ב. הקטנת תדר הרענון

ולכן גם Single link יכול לתמוך ברזולוציה של 3840x2400

5. נגדיר יחידות של זמן : $T_{bit} = 0.1T_{pixel} = 1 UI$ $1 Time unit = T_{pixel}$